

# 電力変換設計における 常識を打ち破るEMCテクニック

岩本純一  
シニアFAEマネージャー  
MPSジャパン

2022年10月



# アジェンダ

- はじめに
- 試験方法
- 対称型入力コンデンサ
- グランドプレーンの分断
- インダクタ下部に銅を配置する
- シールド型インダクタ
- 入力フィルタとしてのフェライトビーズ
- 結論

# はじめに

多くのセミナーの中で、設計において**EMC**を向上させる複数のテクニックを紹介してきました。

そのテクニックというものは、それが正解かどうか評価するための正確な**AB**比較が必ず成立するものではありません。

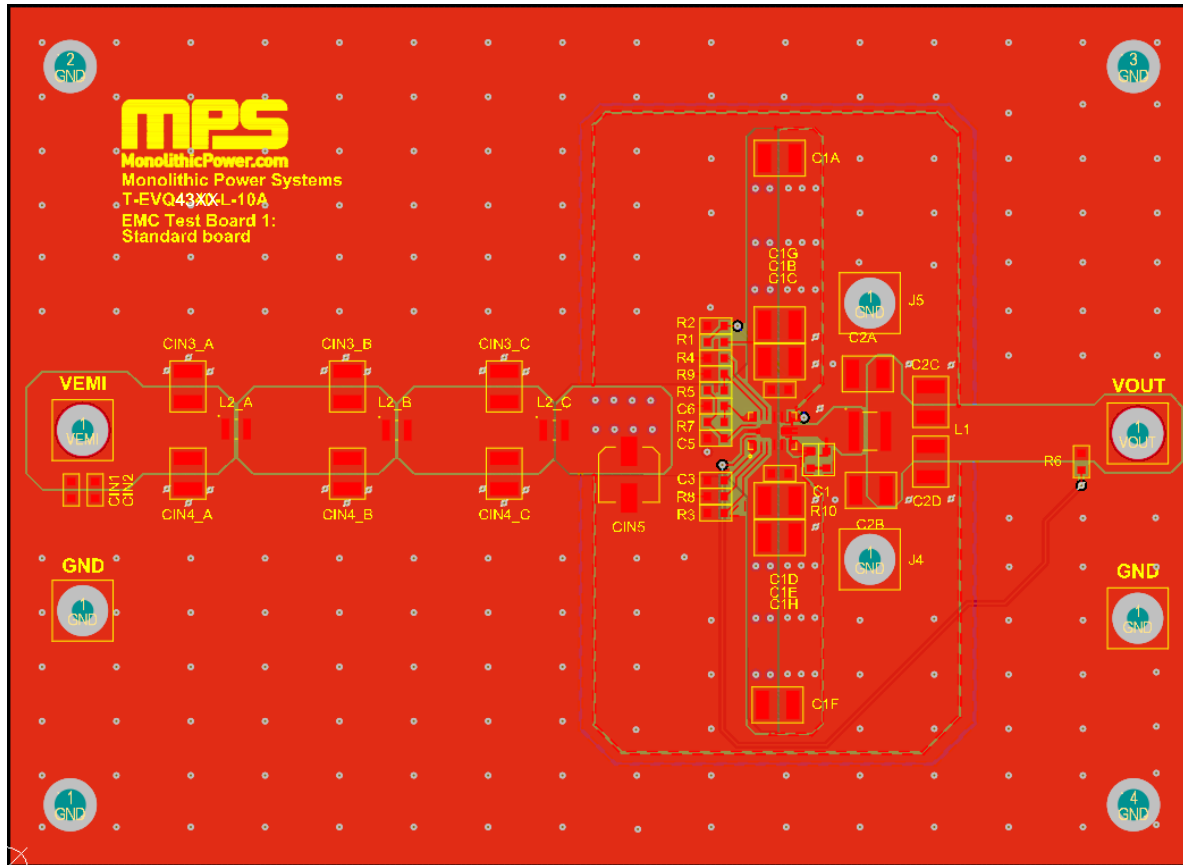
**EMC**は「設計に左右される」トピックであり、常に適用される物理法則もあります。しかしながらある設計について有用なものが他の設計には最適ではない場合もあります。

当プレゼンテーションでは、これまでのセミナーでご紹介した、もっとも普遍的な**EMC**のヒントの常識を覆すための工夫をいくつかご紹介します。

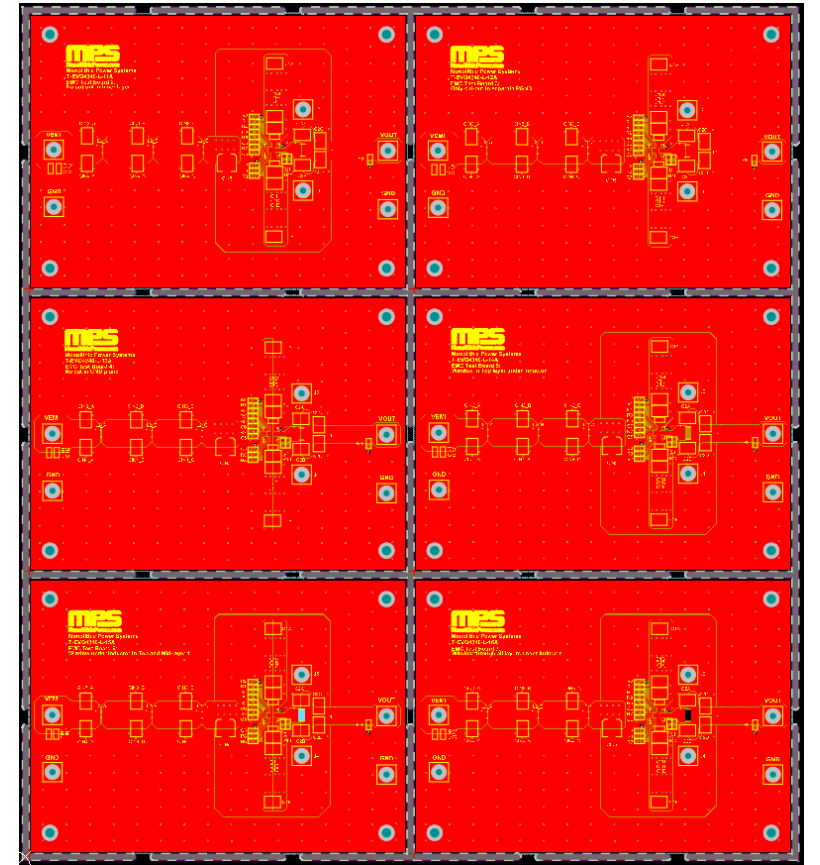


# 試験方法

それぞれ独立した設計テクニックにおける効果を正しく追及するため、同じようなレイアウトでありながらも相違点のある1セットのPCBを設計しました。

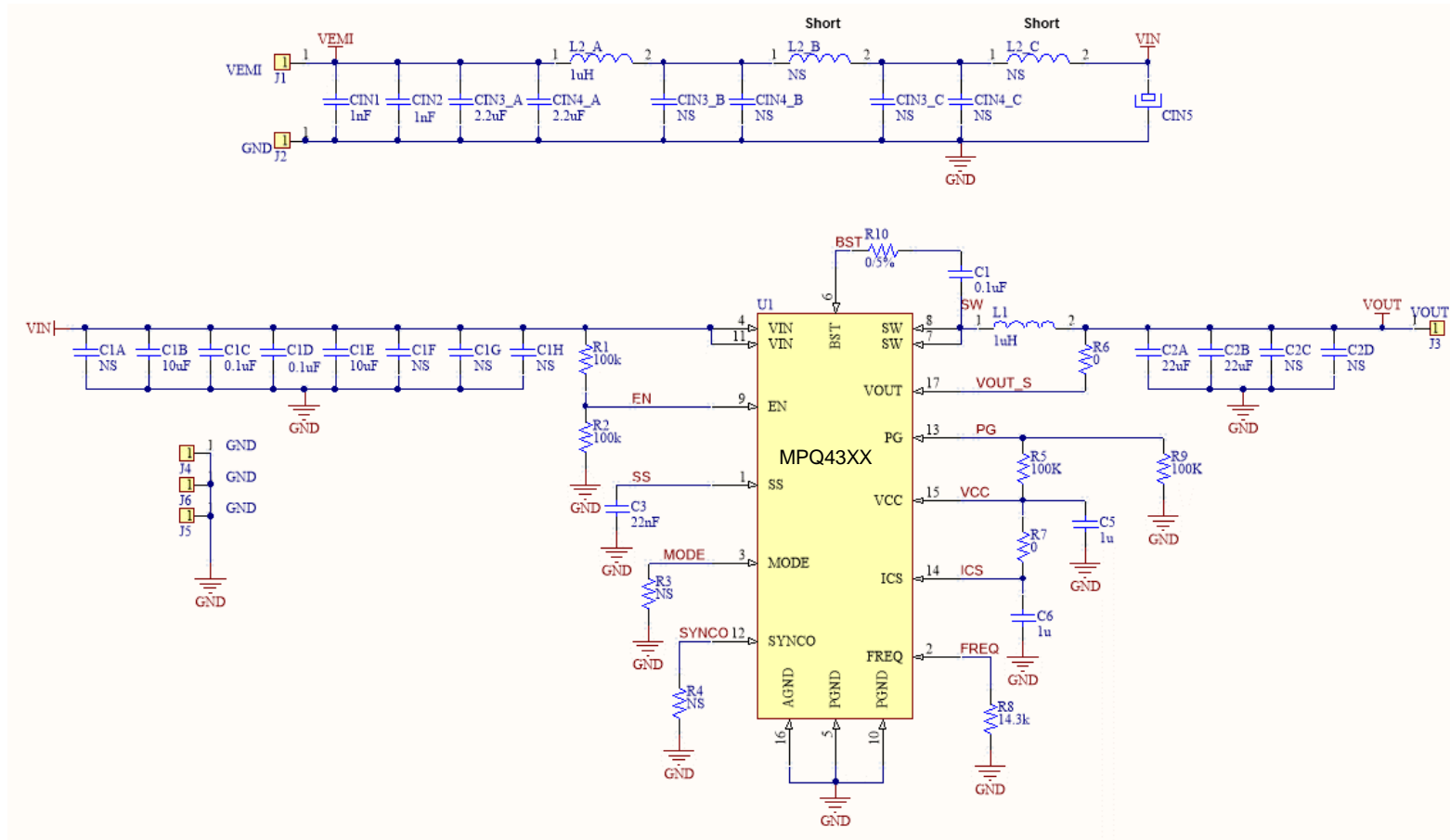


標準的なリファレンスPCB



# 試験方法

すべてのPCBは同じ回路図に基づいていますが、特定のケースでは部品が異なるフットプリントに集約されています。



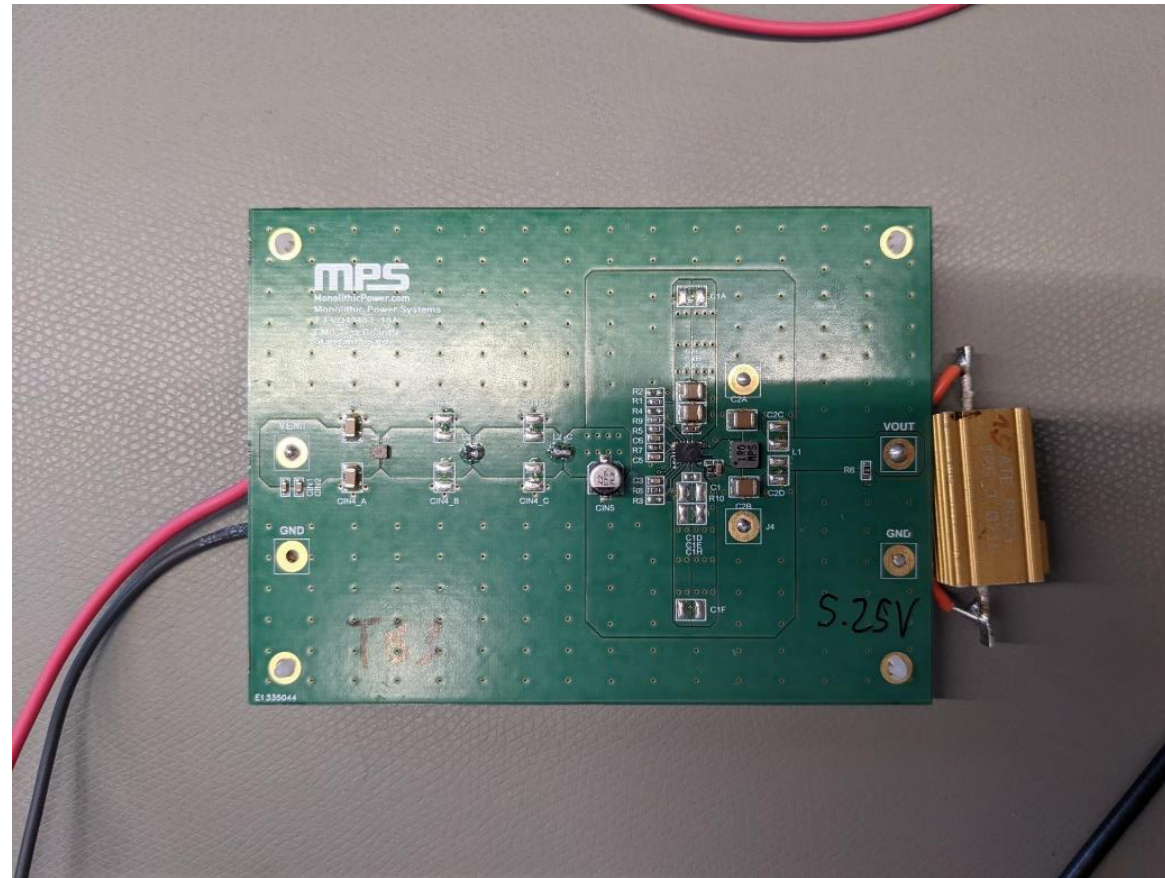
標準的な参照回路図



# 試験方法

入力ハーネスはCISPR25標準に準拠しています。

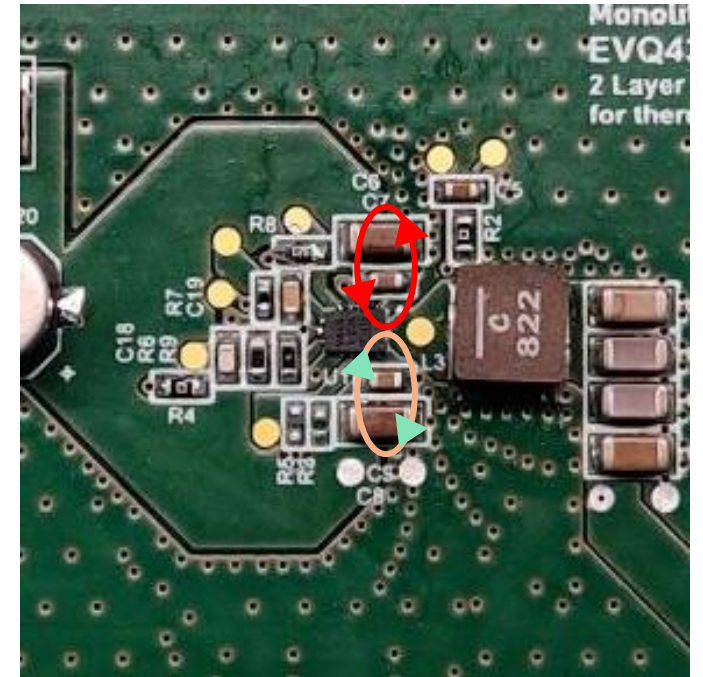
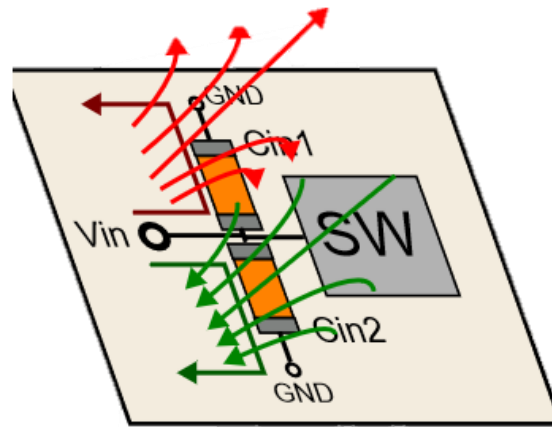
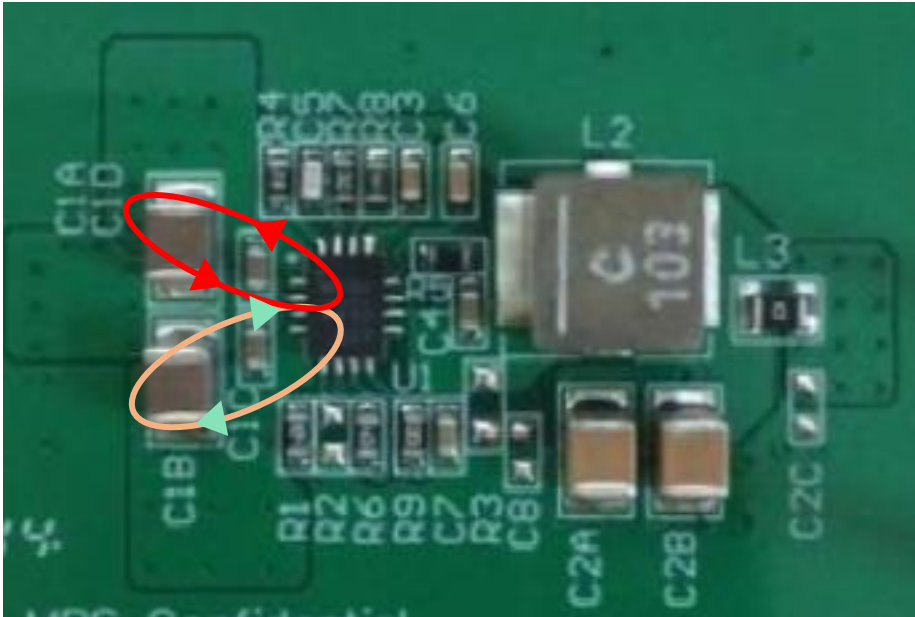
出力レジスタは短いケーブルでPCBに接続されています。



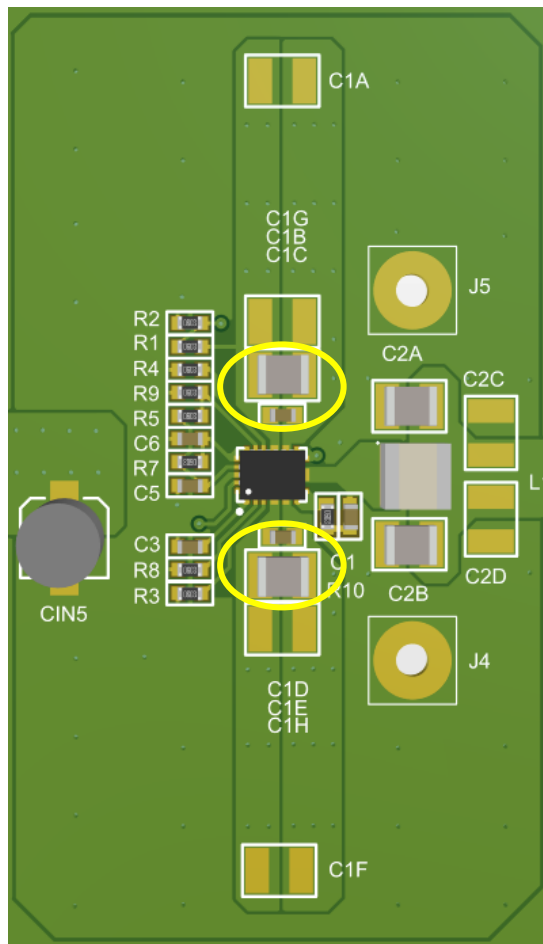
試験用セットアップ

# 対称型入力コンデンサ: ここでの「常識」とは?

入力コンデンサを対象に配置するとき、2つの相反する電流ループが生成され、 $di/dt$ によって生成された磁界が相反する方向に作用するため互いを打ち消しあう。

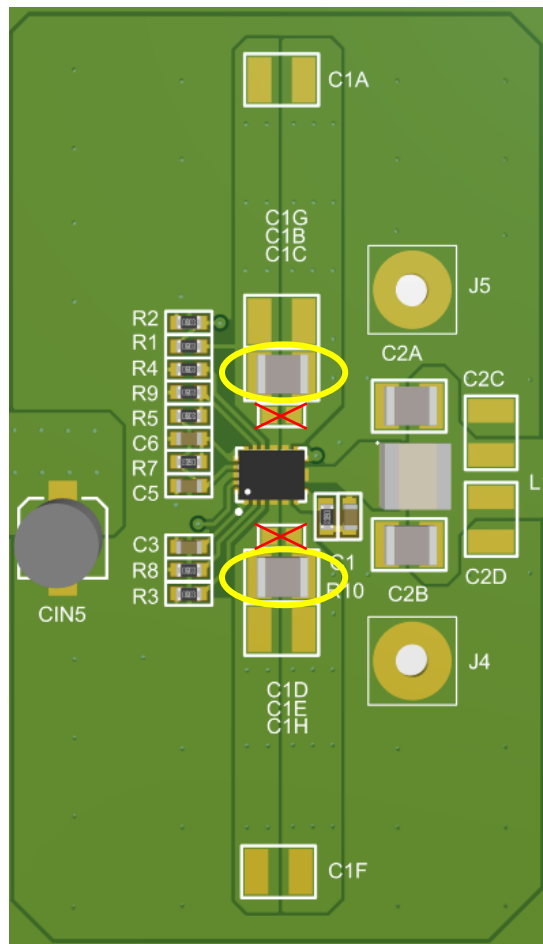


# 対称型入力コンデンサ: 試験方法



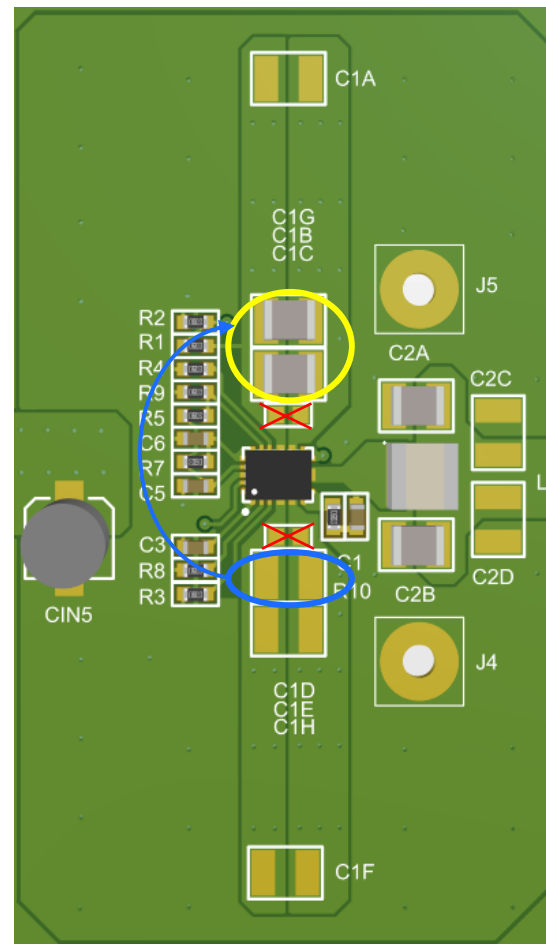
対称型Cin

TB6



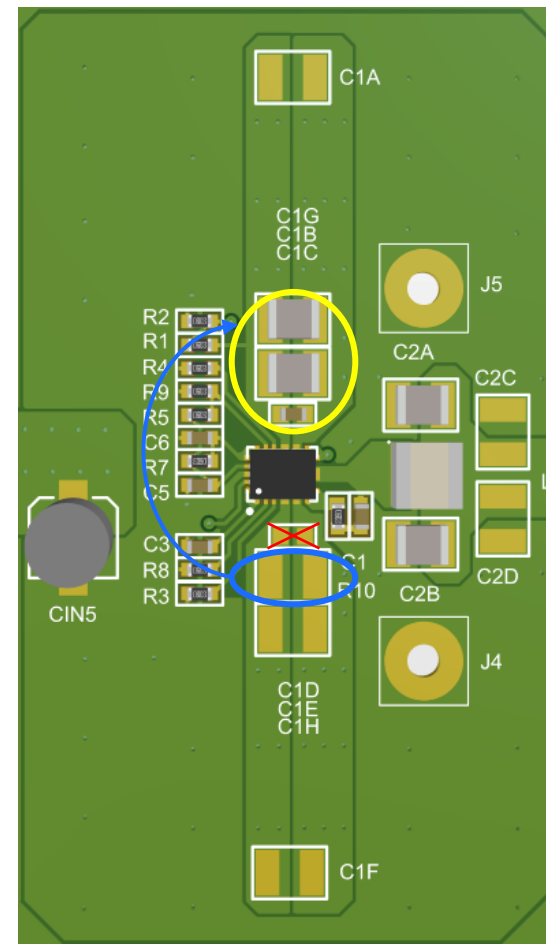
対称型Cin  
高周波コンデンサ無し

TB6'



非対称型Cin  
高周波コンデンサ無し

TB3'



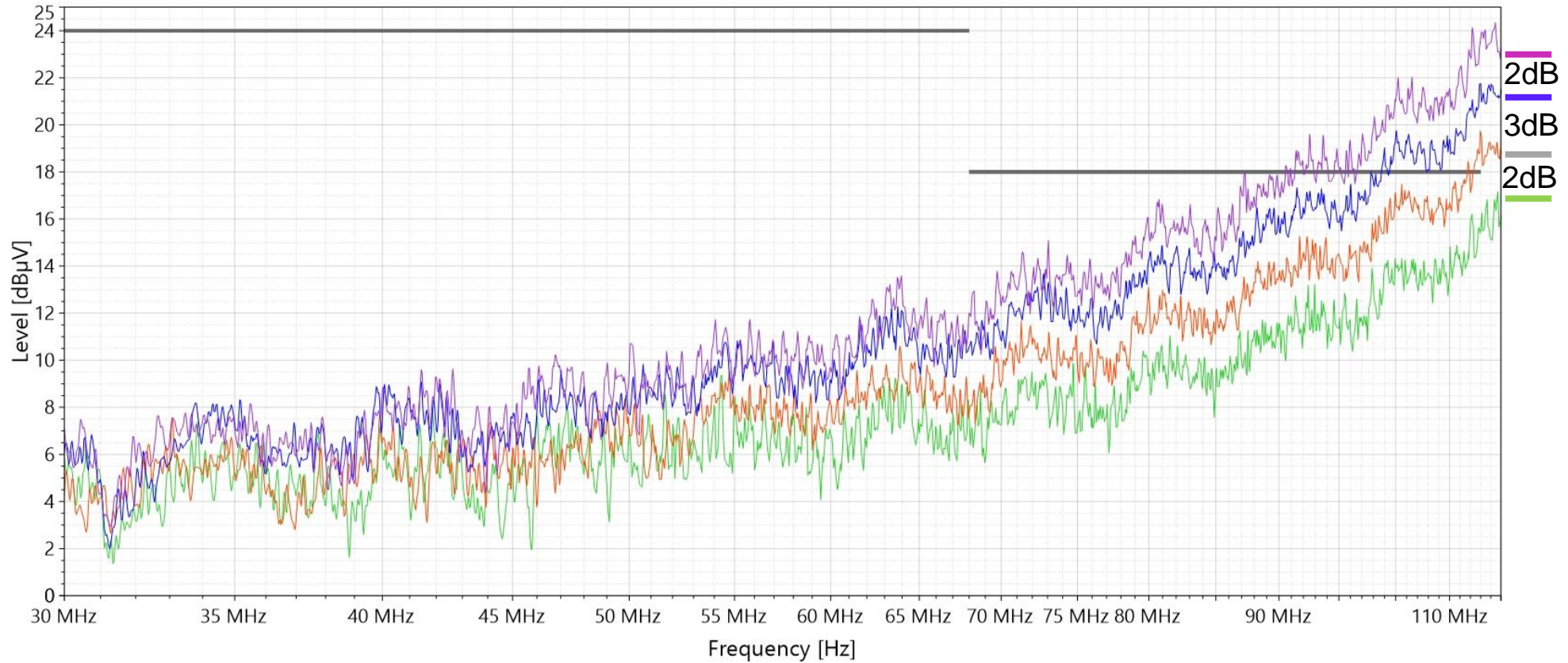
非対称型Cin  
高周波コンデンサ有り

TB3



# 対称型入力コンデンサ: 試験結果

## CISPR25 クラス5: CE平均値計測



TB6: 100nFの対称型Cin

TB6': 100nF無しの対称型Cin

TB3': 100nF無しの非対称型Cin

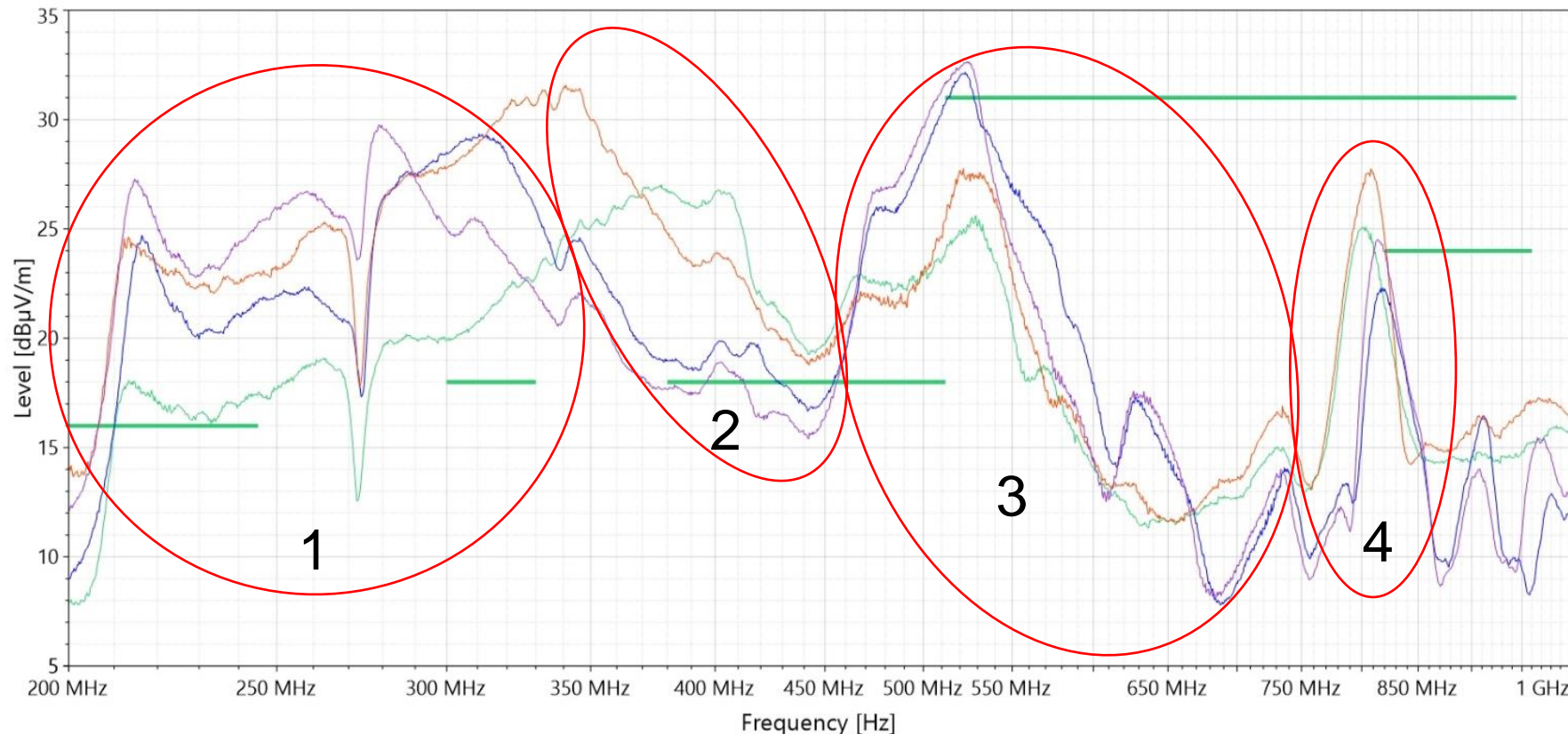
TB3: 100nFの非対称型Cin

FM帯において対称型Cinは常により良い値。  
100nFコンデンサ付きのほうが常により良い値。

低周波数では  
違い無し

# 対称型入力コンデンサ: 試験結果

## CISPR25 クラス5: REログ平均値計測 (垂直方向)



TB6: 100nFの対称型Cin

TB6': 100nF無しの対称型Cin

TB3': 100nF無しの非対称型Cin

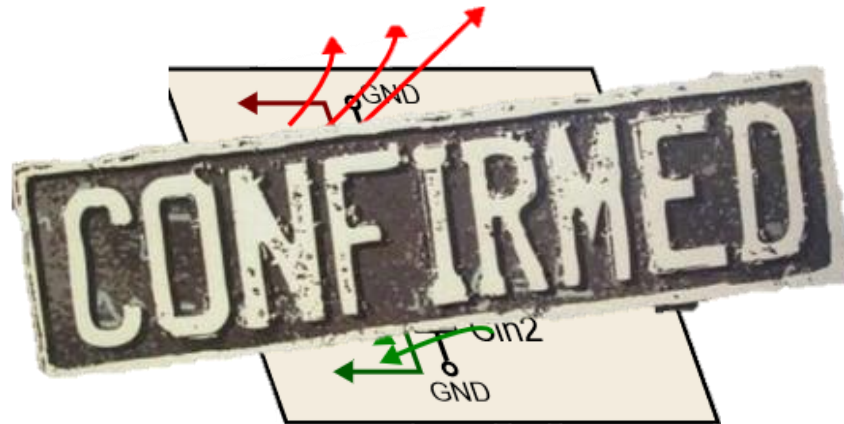
TB3: 100nFの非対称型Cin

1および3において、対称型Cinは~8dB良い値  
2において、対称型Cinは~8dB良くない値。4において~3dB良くない値。

100nFコンデンサは常により良い値

# 対称型入力コンデンサ: 常識破壊

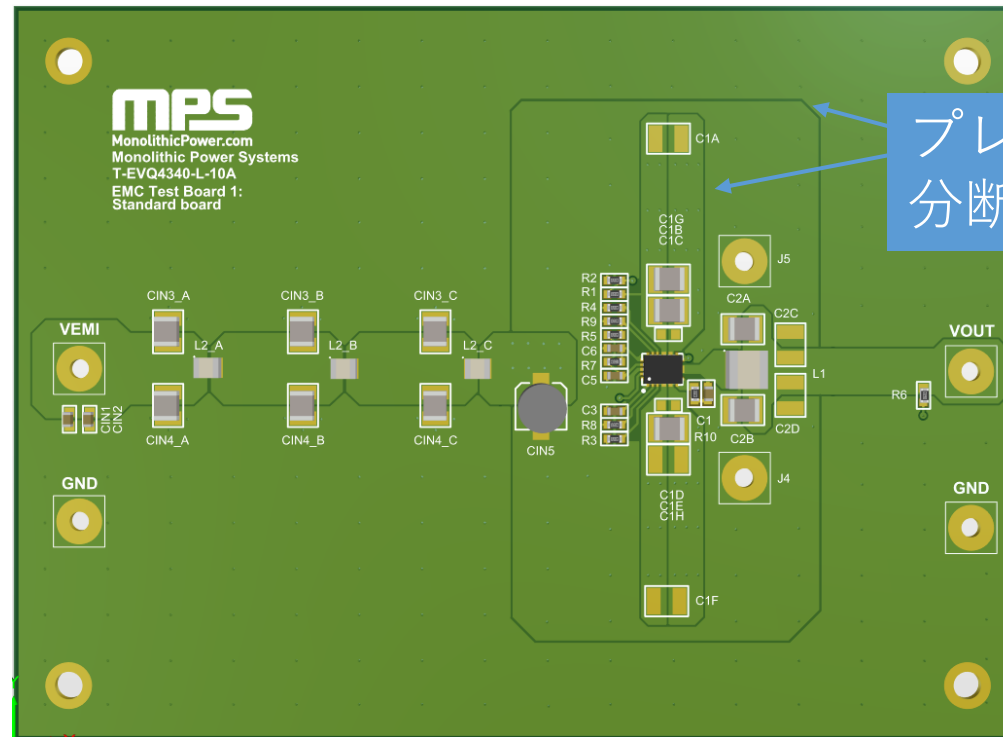
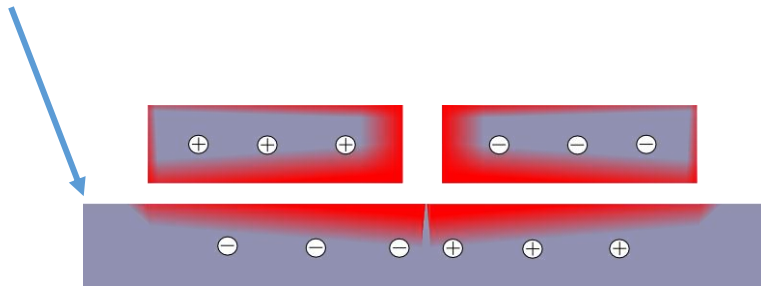
- 対称型入力コンデンサは、伝導性エミッション試験にとって重要なFM帯におけるEMIを改善するのに役立ちます。
- 放射エミッション試験において、対称型入力コンデンサは、他の条件においてパフォーマンスが下がったとしても、多くの帯域においてエミッションを改善します。寄生インダクタが下がることにより、共振がより高い周波数へと移動します。
- 100nFコンデンサは、ほとんどすべての周波数において役立ちます。
- 対称型コンデンサが問題を引き起こしがちな多くの帯域でも、フェライトビーズや後述の手法を使って改善することが可能です。



# グラウンドプレーンの分断: ここでの「常識」とは?

GNDプレーンにおける逆流電流はソース設置型コンダクタの隣に集中するが、一部はプレーンのより広い表面に広がっていく。より大きなカレントループは磁気アンテナを形成し、分散する。基板のGNDの残りの部分からホットループのGND部分を切り離すことで、カレントループは小さくなり、エミッションは低くなる。

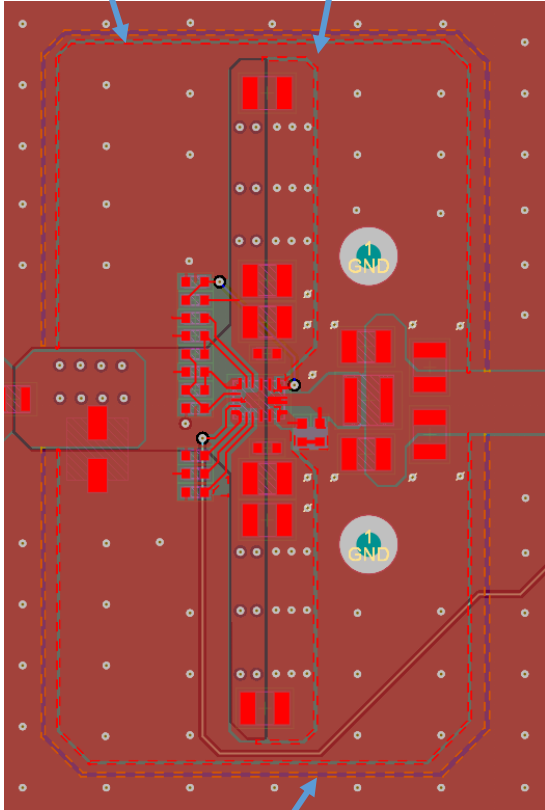
電流密度は低いけどゼロではない





# グラウンドプレーンの分断: 試験方法

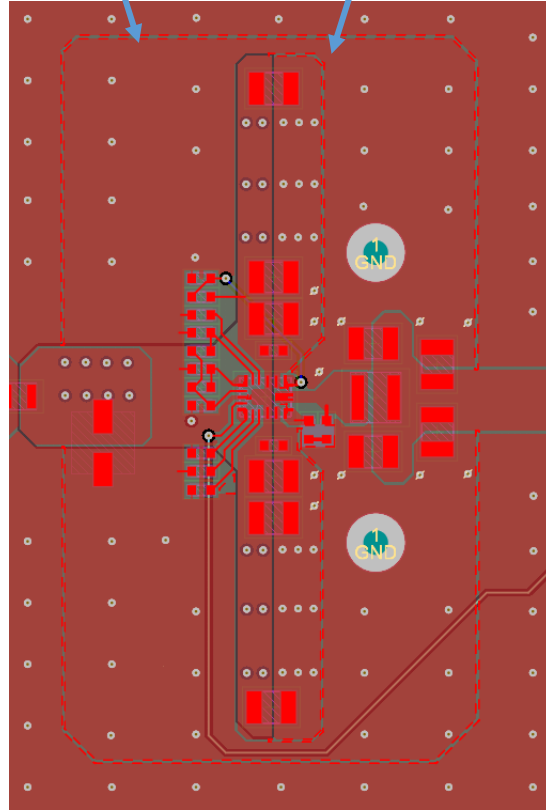
トップレイヤ PGNDを分断  
GNDを分断



内部レイヤGNDを分断

TB6

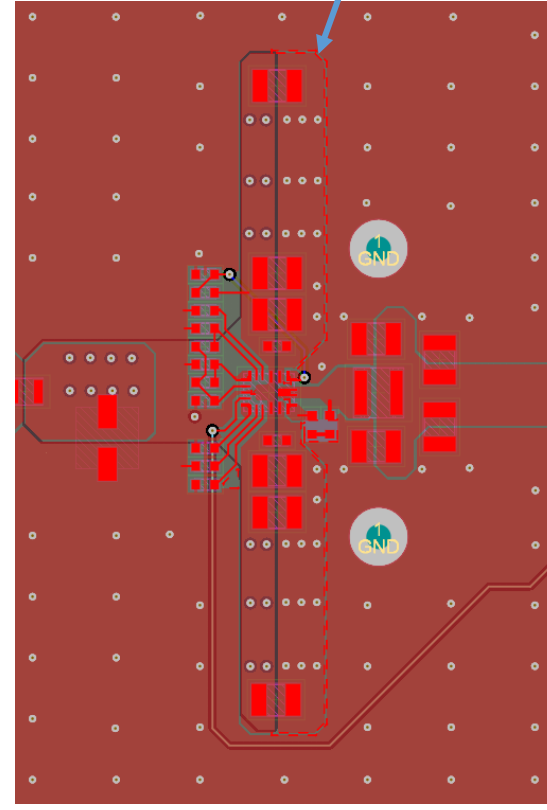
トップレイヤ PGNDを分断  
GNDを分断



ソリッド内部レイヤGND

TB11

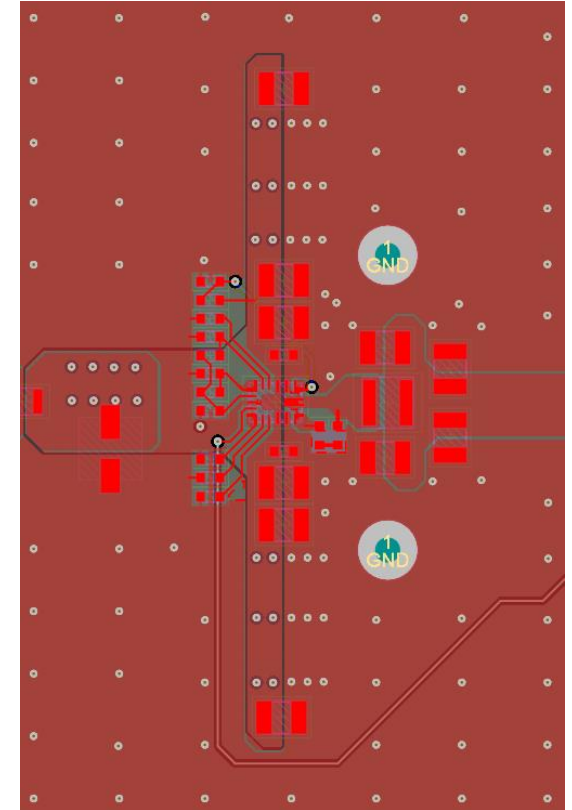
PGNDを分断



ソリッド内部レイヤGND

TB12

トップレイヤの分断無し



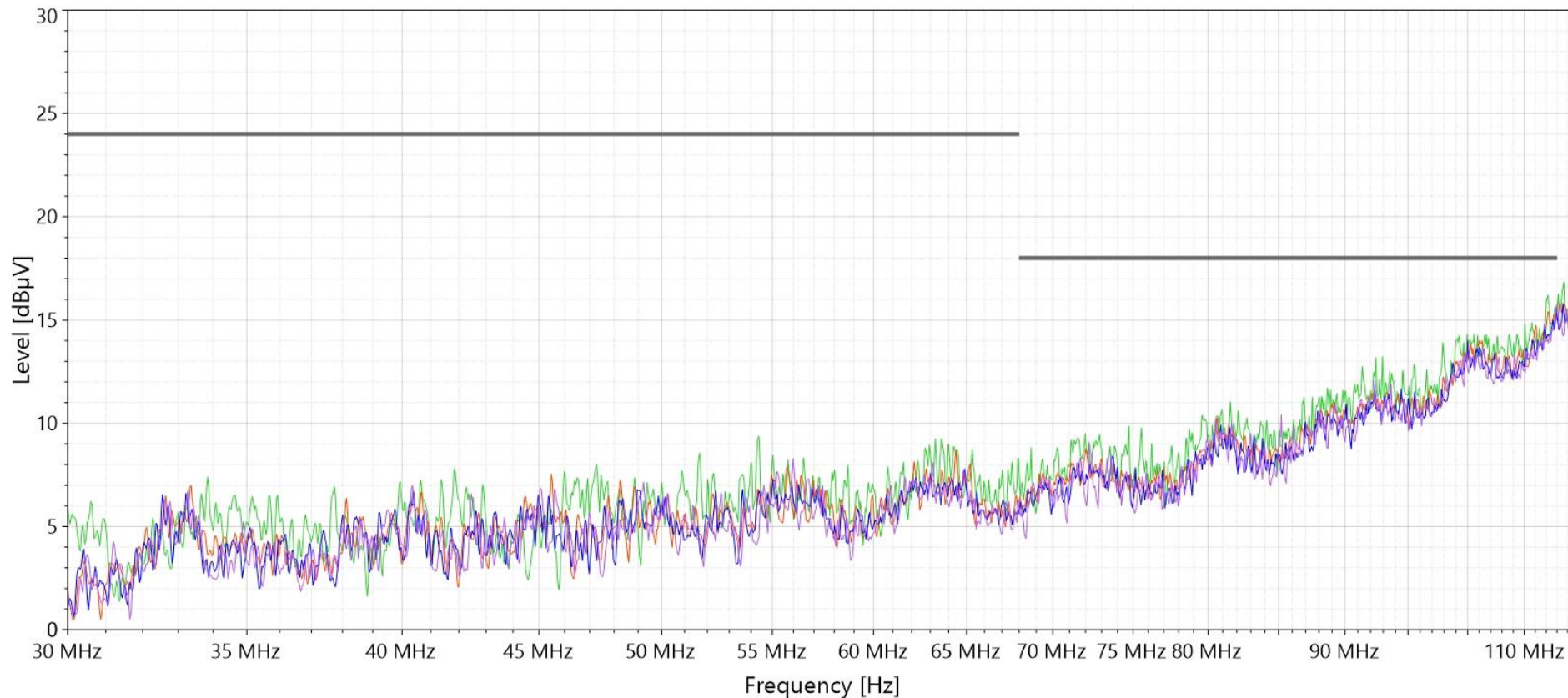
ソリッド内部レイヤGND

TB13



# グラウンドプレーンの分断: 試験結果

## CISPR25 クラス5: CE平均値計測



TB6: すべてのGNDを分断

TB11: 内部GND以外を分断

TB12: 内部およびトップのGND以外を分断

TB13: 分断無し

違いは無し!

より低い周波数でも同じ。想定内

# グラウンドプレーンの分断: 試験結果

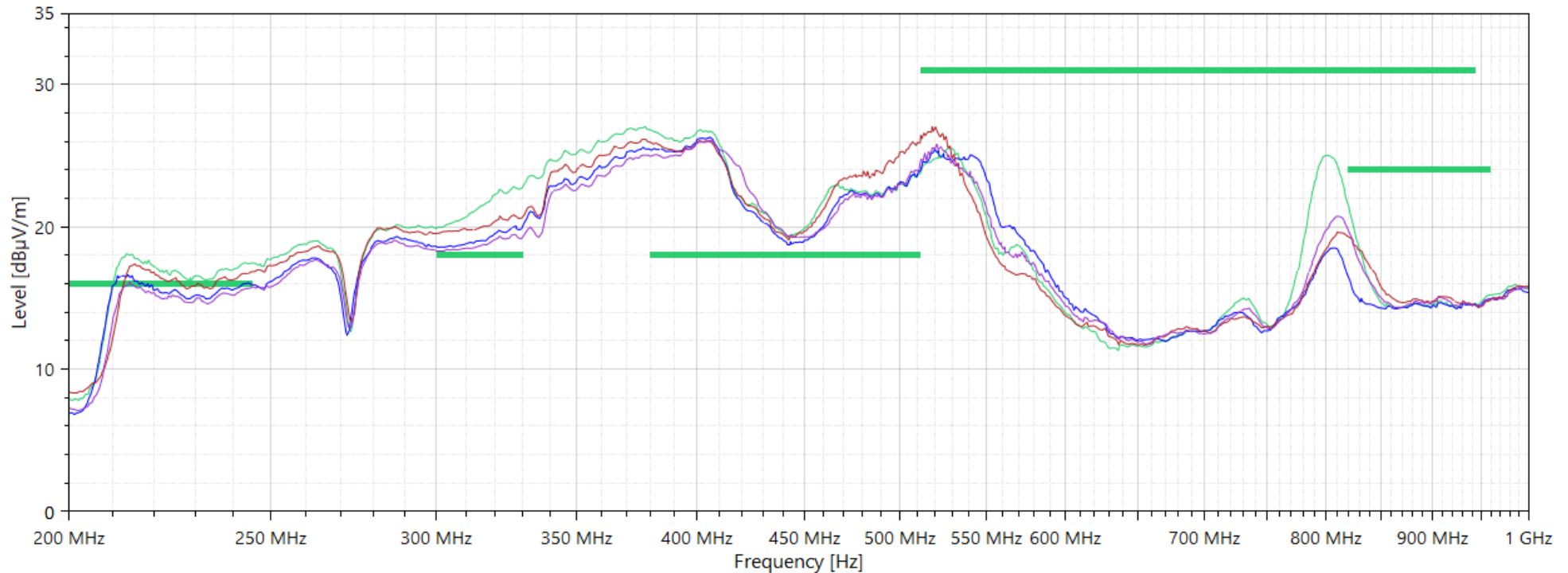
## CISPR25 クラス5: REログ平均値計測 (垂直方向)

TB6: すべてのGNDを分断

TB11: 内部GND以外を分断

TB12: 内部およびトップのGND以外を分断

TB13: 分断無し



GNDを複数個所で分断すると結果が悪化。一番いいのはPGNDでの局所分断。

PGNDを分断するかそうでないかの違いは、すべての帯域で最小限にとどまる。

# グラウンドプレーンの分断: 常識破壊

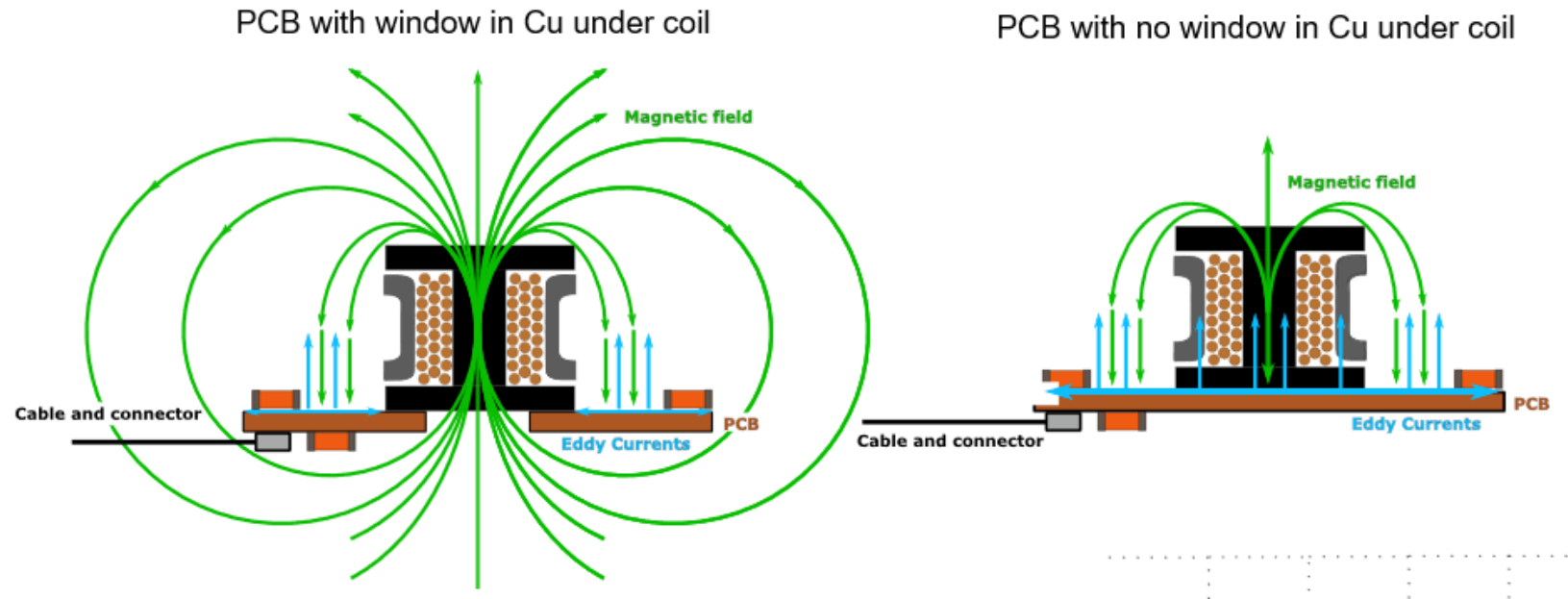
- 電力変換回路でGNDプレーンを分断することは、EMIに大幅な改善をもたらさない(<1 dB $\mu$ V/m)。
- GNDプレーンを複数個所で分断することは、GNDインピーダンスの悪化をもたらし、基板のパフォーマンスを悪化させる。
- IC近辺のPGNDを分断すると、抵抗温度係数  $R_{J-A}$  が増加する。



# インダクタの下に銅を配置する: ここでの「常識」とは?

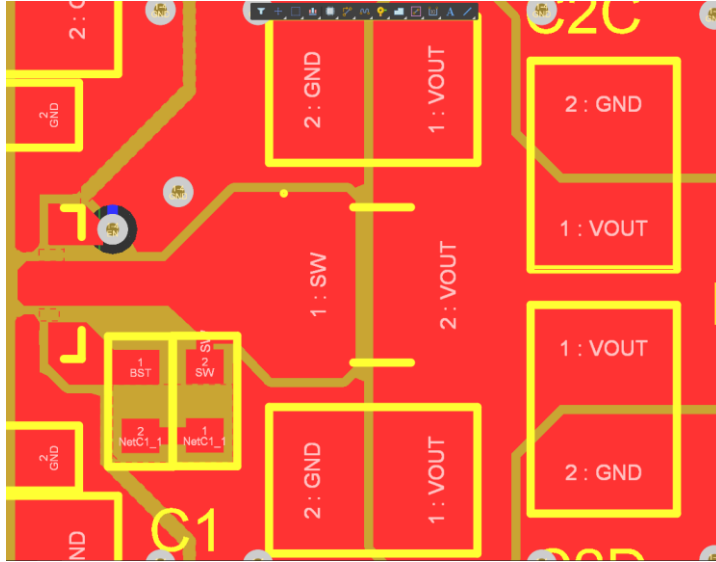
インダクタによって放出された磁界は、コンダクタに垂直に接触するとき、渦電流を生成する。

この渦電流は熱という形で損失を発生させ、インダクタンスの効率を低減させる。しかしながら、渦電流はインダクタが発生させるのとは相反する磁界を生成する。インダクタの下に銅を配置することで、ほとんどの磁界は取り込まれ渦電流となり、エミッションは低くなる。

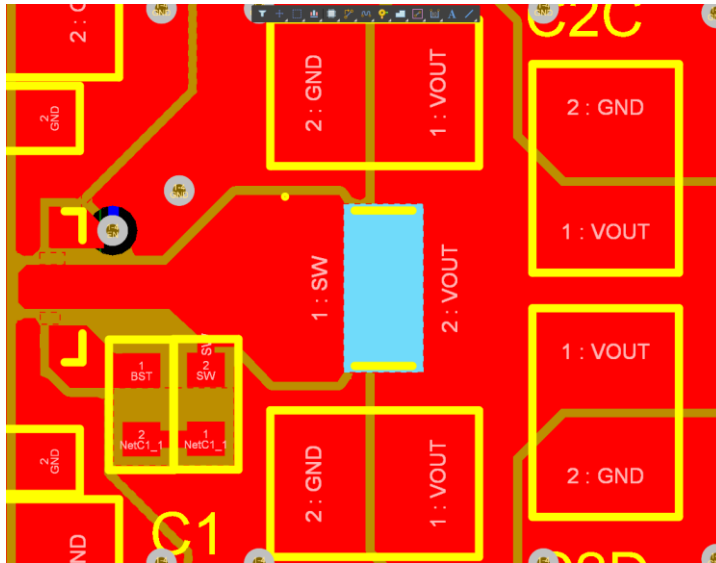


# インダクタ下に銅を配置：試験方法

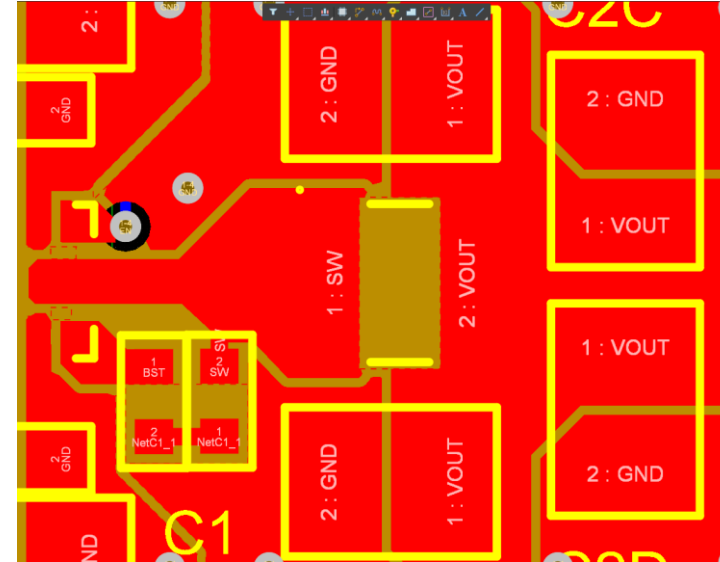
TB6



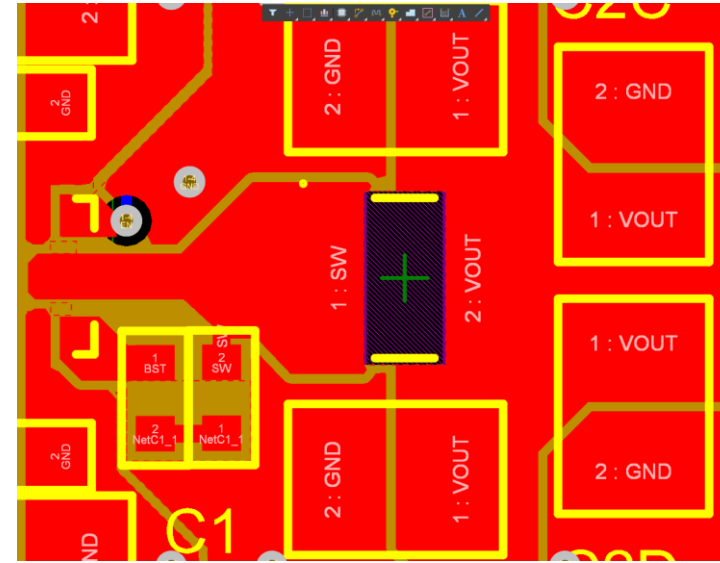
TB9



TB8



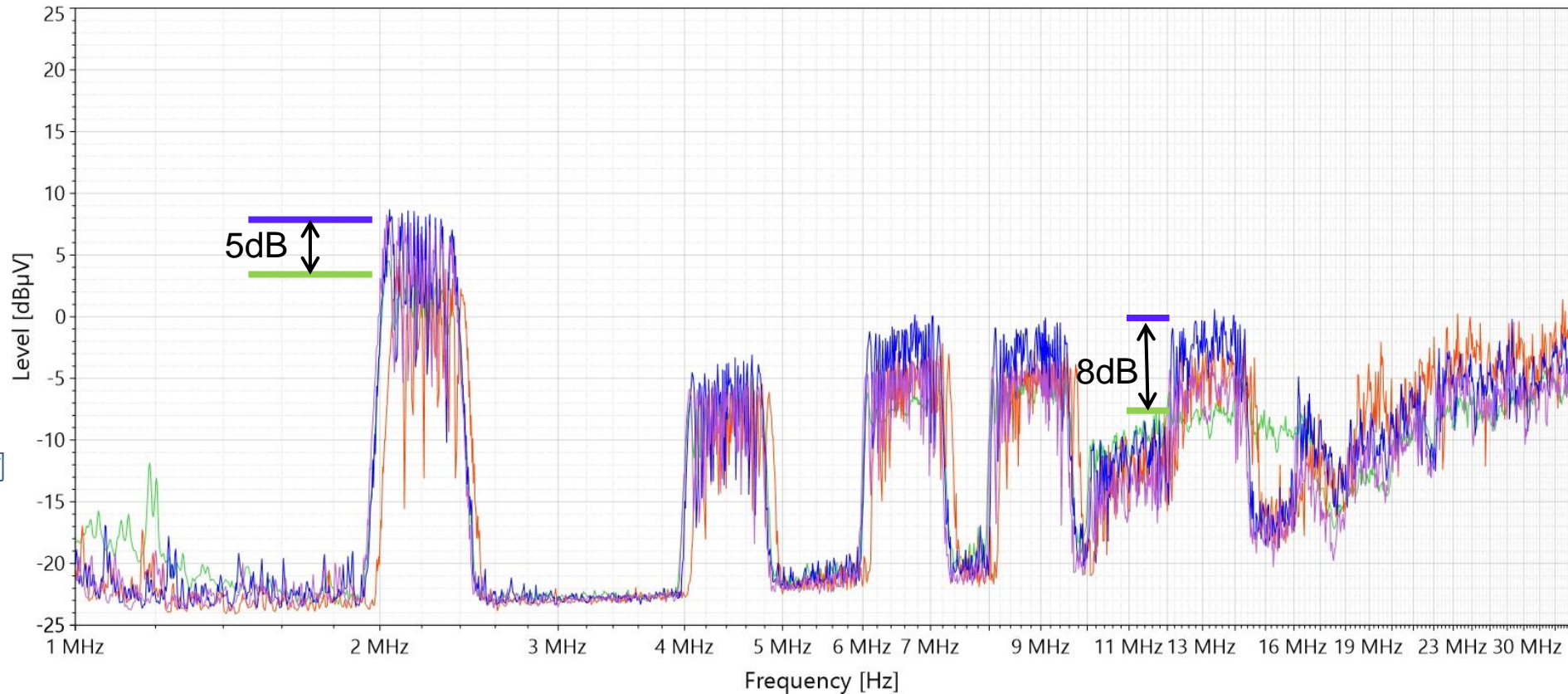
TB10





# インダクタ下に銅を配置: 試験結果

## CISPR25 クラス5: CE平均値計測



TB6: Lの下に銅を配置

TB8: 上部の銅無し

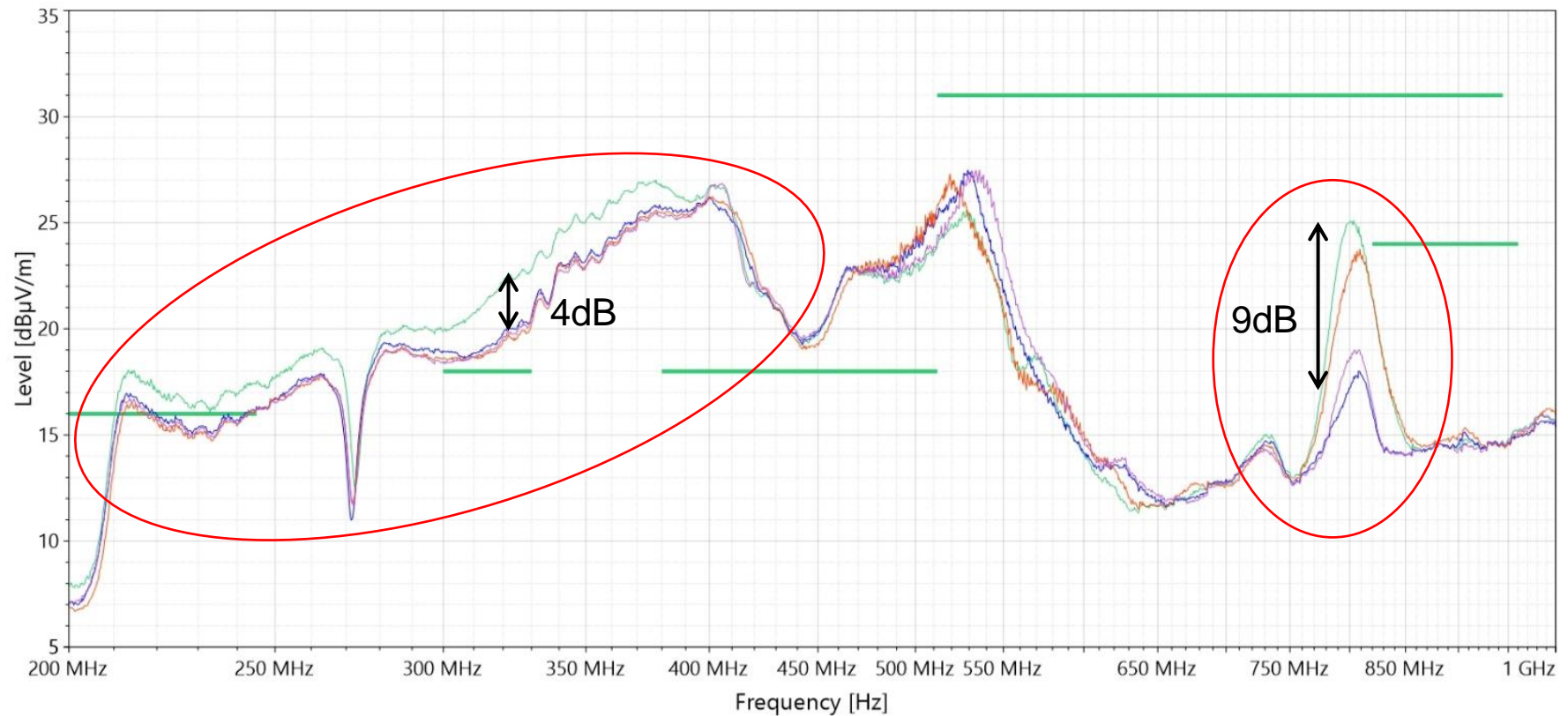
TB9: 内部および上部の銅無し

TB10: 銅無し

インダクタ下の上部に銅を配置した基板は、基本周波数および高周波においてより良い性能となる。

# インダクタ下に銅を配置: 試験結果

## CISPR25 クラス5: REログ平均値計測 (垂直方向)



TB6: Lの下に銅を配置

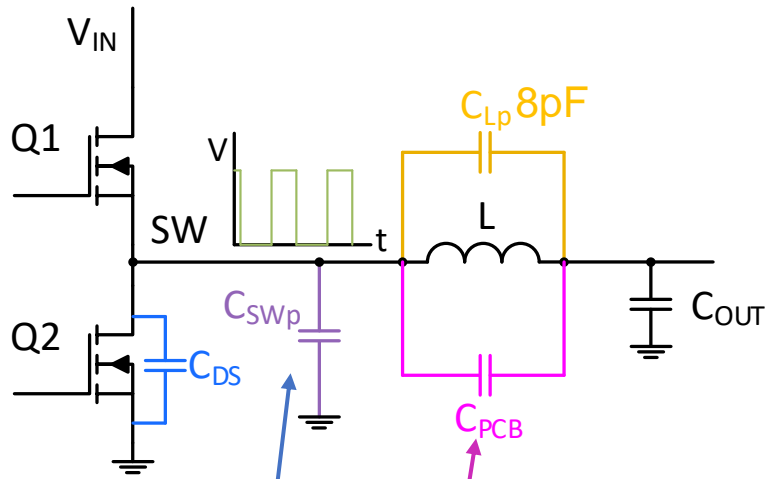
TB8: 上部の銅無し

TB9: 内部および上部の銅無し

TB10: 銅無し

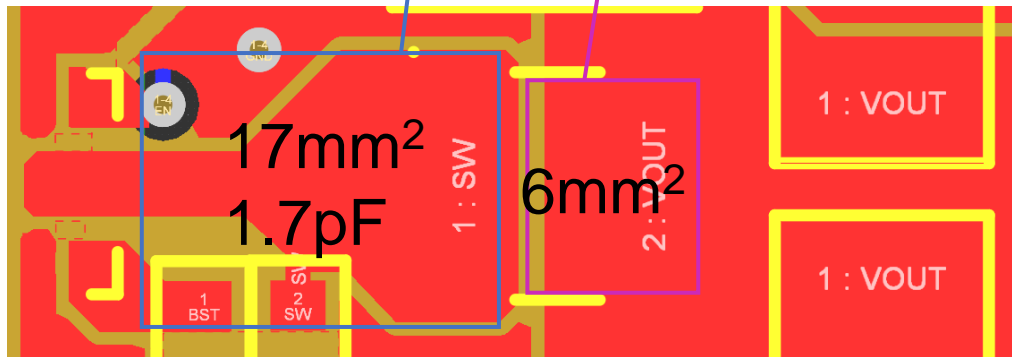
インダクタの下、上部に銅を配置した基板は、ほとんどの高周波帯においてパフォーマンスが悪化。

# インダクタの下に銅を配置: 分析



トップレイヤのインダクタ下の同エリアは  $V_{out}$  である。渦電流はそこに誘導される。

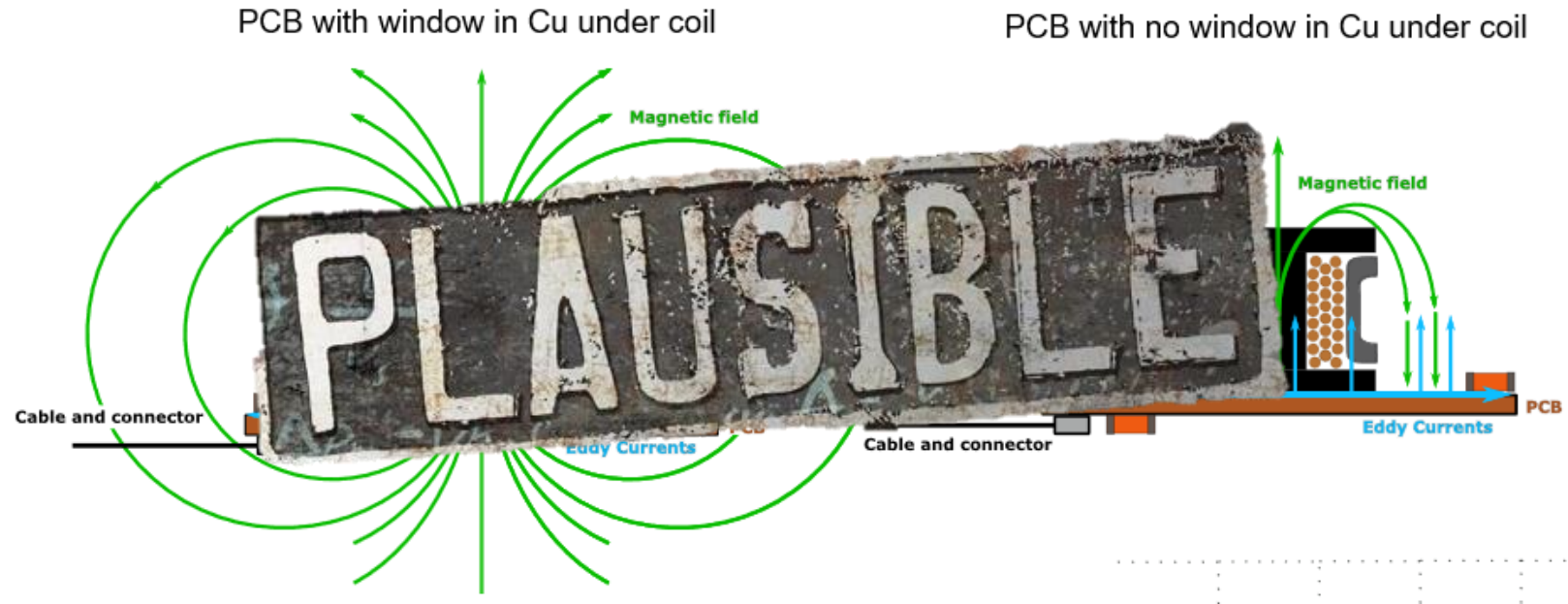
SWと  $V_{out}$  の間の寄生容量はこの領域で増加する。



## インダクタの下に銅を配置: 常識破壊

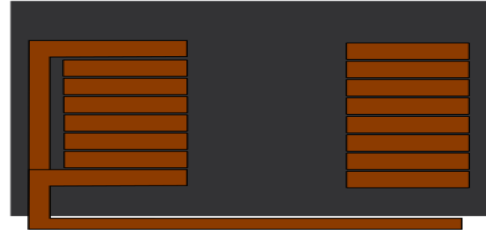
CEにおける試験結果は、インダクタ直下に銅を置くと放射ノイズが低減することを示しています。

REにおける試験結果は、インダクタ直下に銅を置くと放射ノイズが増加することを示しています。これはGNDの代わりに銅がVoutになっていることで発生します。

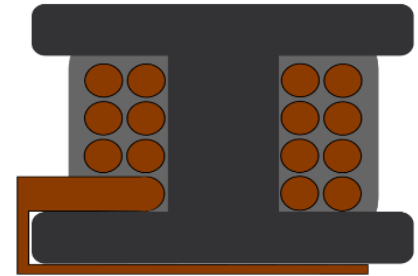


## シールド型インダクタ:ここでの「常識」とは?

シールド型インダクタは、非シールド型またはセミシールド型インダクタと比べて、常により良いEMCパフォーマンスであると考えられている。



シールド型  
(モールド)



セミシールド型  
(エポキシコーティング)



# シールド型インダクタ：試験方法

全般の試験のために使用されている標準のモールド型インダクタ (MPL-AL4020-1R0) を、セミシールド型 (MPL-SE4030-1R0) に変更



## APPLICATIONS

- Battery-powered devices
- Embedded computing
- High-current SMPS
- High-frequency SMPS
- POL converters
- FPGA

## FEATURES

- Size 4.1mmx4.1mmx1.9mm
- Low DCR
- Low AC Losses
- Low Audible Noise
- Molded Construction
- Soft Saturation
- Stable Over High Temperatures
- Max Operating Temp +155°C
- RoHS/REACH-Compliant, Halogen-Free

## ELECTRICAL CHARACTERISTICS

Parameter			Value	Unit
Inductance <sup>(1)</sup>	<i>L</i>	±20%	1.0	μH
Resistance	<i>R<sub>DC</sub></i>	typ	10.1	mΩ
Resistance <sub>MAX</sub>	<i>R<sub>DC MAX</sub></i>	max	11.8	mΩ
Rated Current <sup>(2)</sup>	<i>I<sub>R</sub></i>	typ	7.9	A
Saturation Current <sub>25°C</sub> <sup>(3)</sup>	<i>I<sub>SAT 25°C</sub></i>	typ	8.6	A
Saturation Current <sub>100°C</sub> <sup>(4)</sup>	<i>I<sub>SAT 100°C</sub></i>	typ	8.6	A
Resonance Frequency	<i>f<sub>r</sub></i>	typ	56	MHz

Cp=8pF



## APPLICATIONS

- Battery-powered devices
- High-efficiency SMPS
- Embedded computing
- Input filters

## FEATURES

- Size 4mmx4mmx3mm
- Semi-Shielded Construction
- Low DCR
- Low Stray Field
- Max Operating Temp +125°C
- RoHS/REACH-Compliant, Halogen-Free

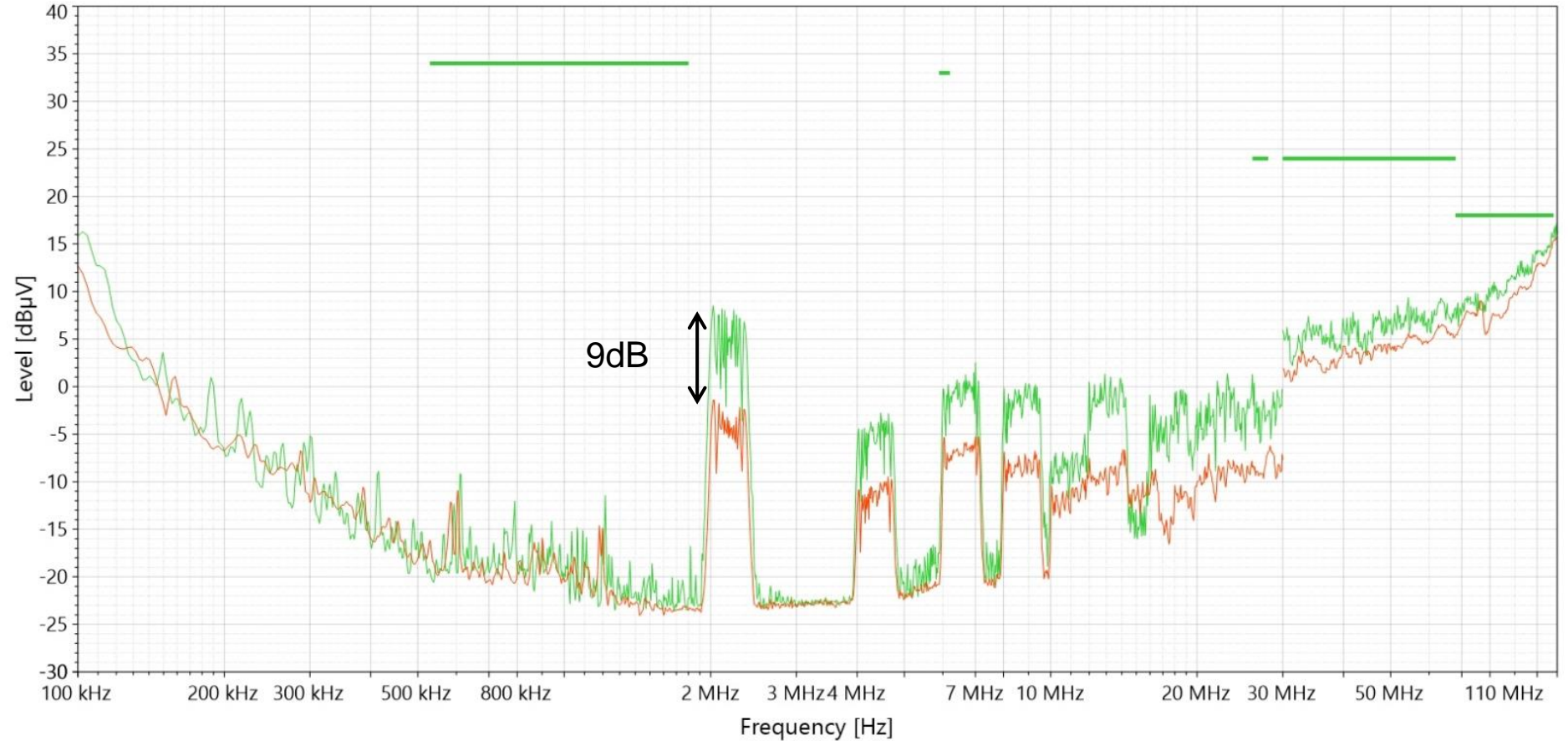
## ELECTRICAL CHARACTERISTICS

Parameter			Value	Unit
Inductance <sup>(1)</sup>	<i>L</i>	±20%	1.0	μH
Resistance	<i>R<sub>DC</sub></i>	typ	12.5	mΩ
Resistance <sub>MAX</sub>	<i>R<sub>DC MAX</sub></i>	max	15	mΩ
Rated Current <sup>(2)</sup>	<i>I<sub>R</sub></i>	typ	6.3	A
Saturation Current <sub>25°C</sub> <sup>(3)</sup>	<i>I<sub>SAT 25°C</sub></i>	typ	7.5	A
Saturation Current <sub>100°C</sub> <sup>(4)</sup>	<i>I<sub>SAT 100°C</sub></i>	typ	7.2	A
Resonance Frequency	<i>f<sub>r</sub></i>	typ	90	MHz

Cp=3pF

# シールド型インダクタ：試験結果

## CISPR25 クラス5: CE平均値計測



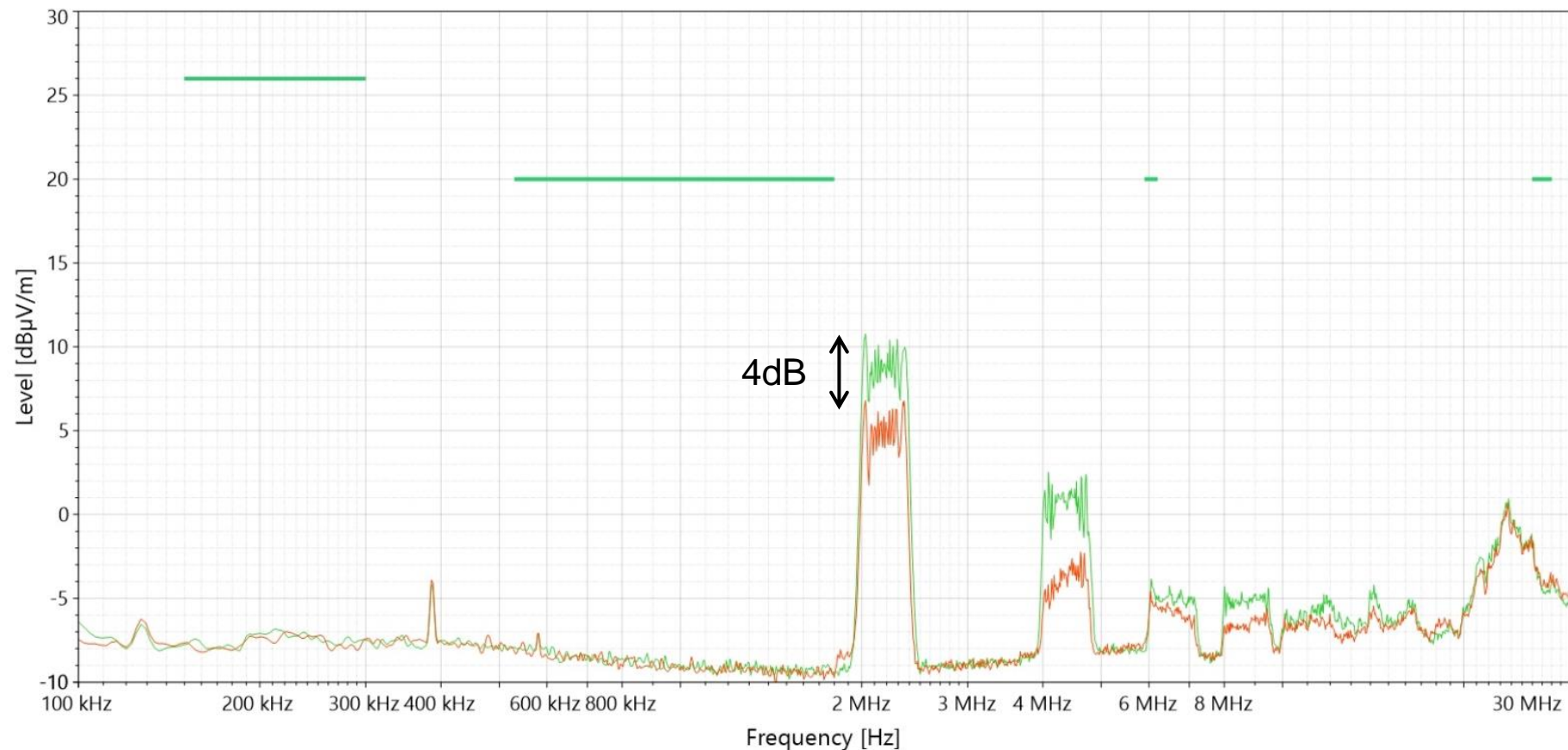
TB6: モールド型

TB15: セミシールド型

セミシールド型インダクタは低周波数時にかなり良く、  
FM帯でも有効

# シールド型インダクタ：試験結果

## CISPR25 クラス5: 単極平均値計測



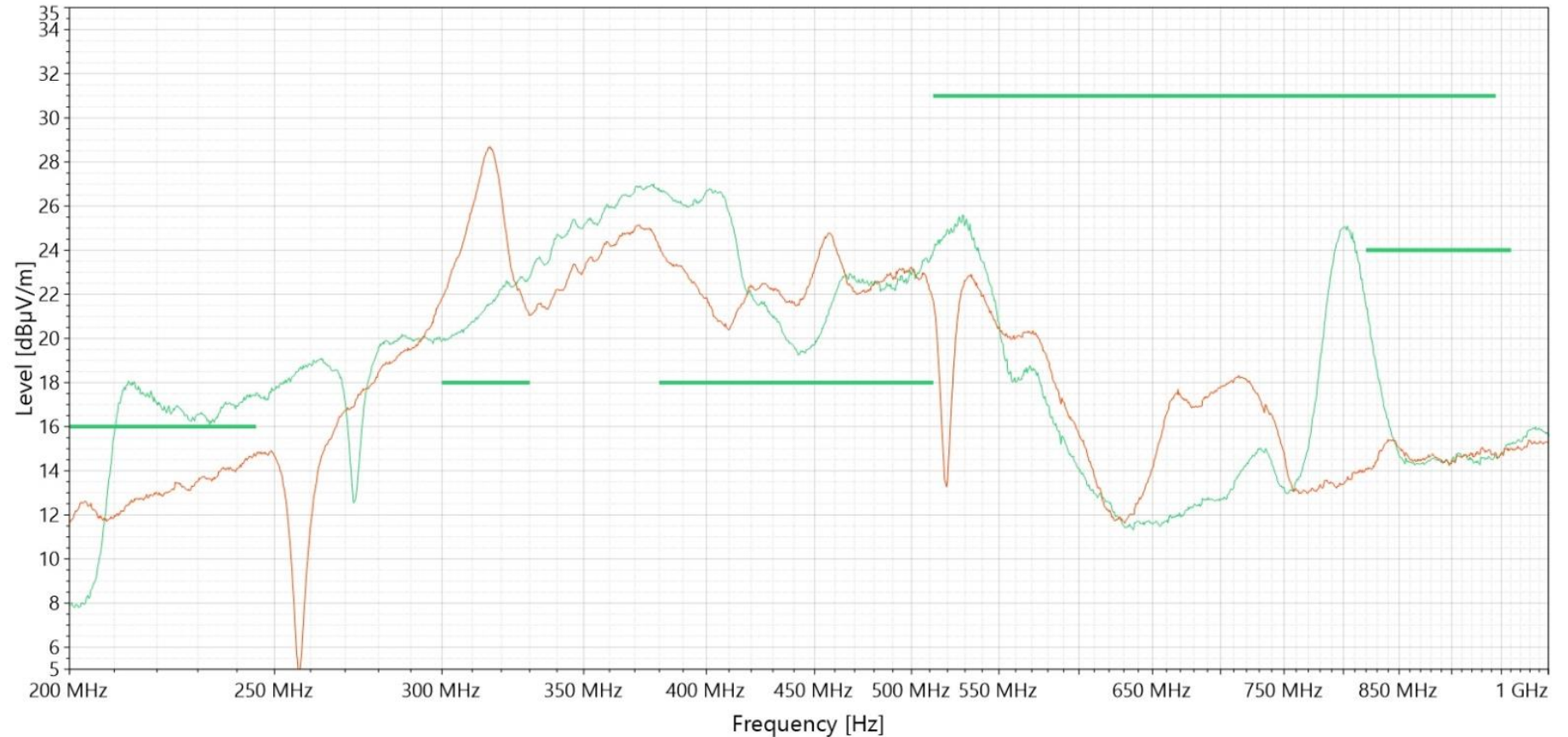
TB6: モールド型

TB15: セミシールド型

セミシールド型インダクタのほうが少ないE磁界を放出

# シールド型インダクタ：試験結果

## CISPR25 クラス5: RE ログ平均値計測 (垂直方向)

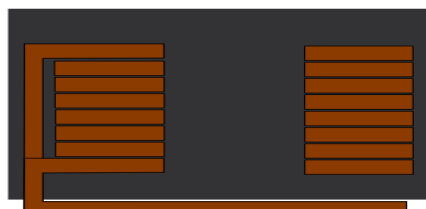


TB6:モールド型

TB15:セミシールド型

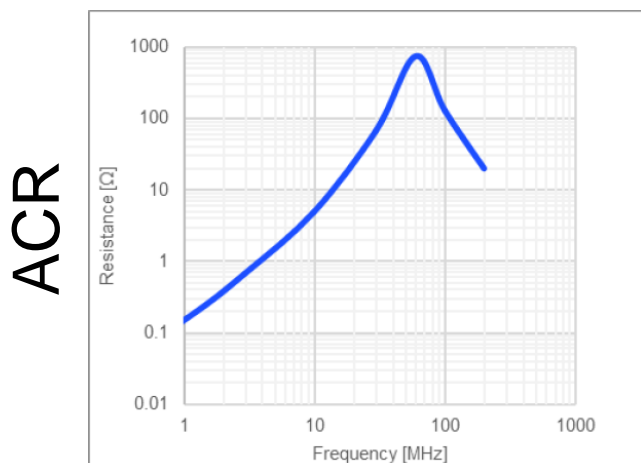
320MHzでの共振を除き、全体的にセミシールド型のほうが良い数値となった。

# シールド型インダクタ: 分析

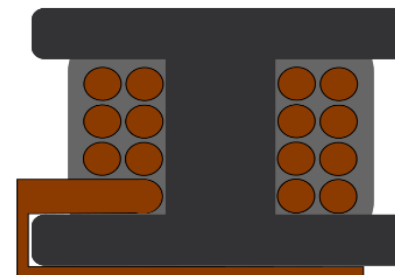


E磁界放射用の  
大きな領域

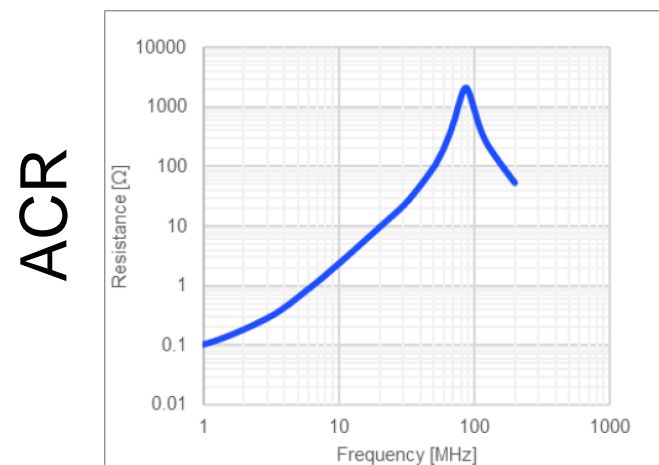
シールド型 (モールド型)



$C_p=8\text{pF}$



セミシールド型 (エポキシコーティング)



$C_p=3\text{pF}$



# シールド型インダクタ：常識破壊

これまでの経験から見てきたように、いくつかのケースではシールド型のインダクタはEMCのテスト結果を向上させます。

この試験では、シールド型のインダクタはセミシールド型のものより悪いEMIを示した。これはインダクタの構造によるものです。

それぞれの構成はユニークであり、早い段階で試験をして、どの製品がベストであるか確かめる必要があります。すべてインダクタが同じようには作られていません。

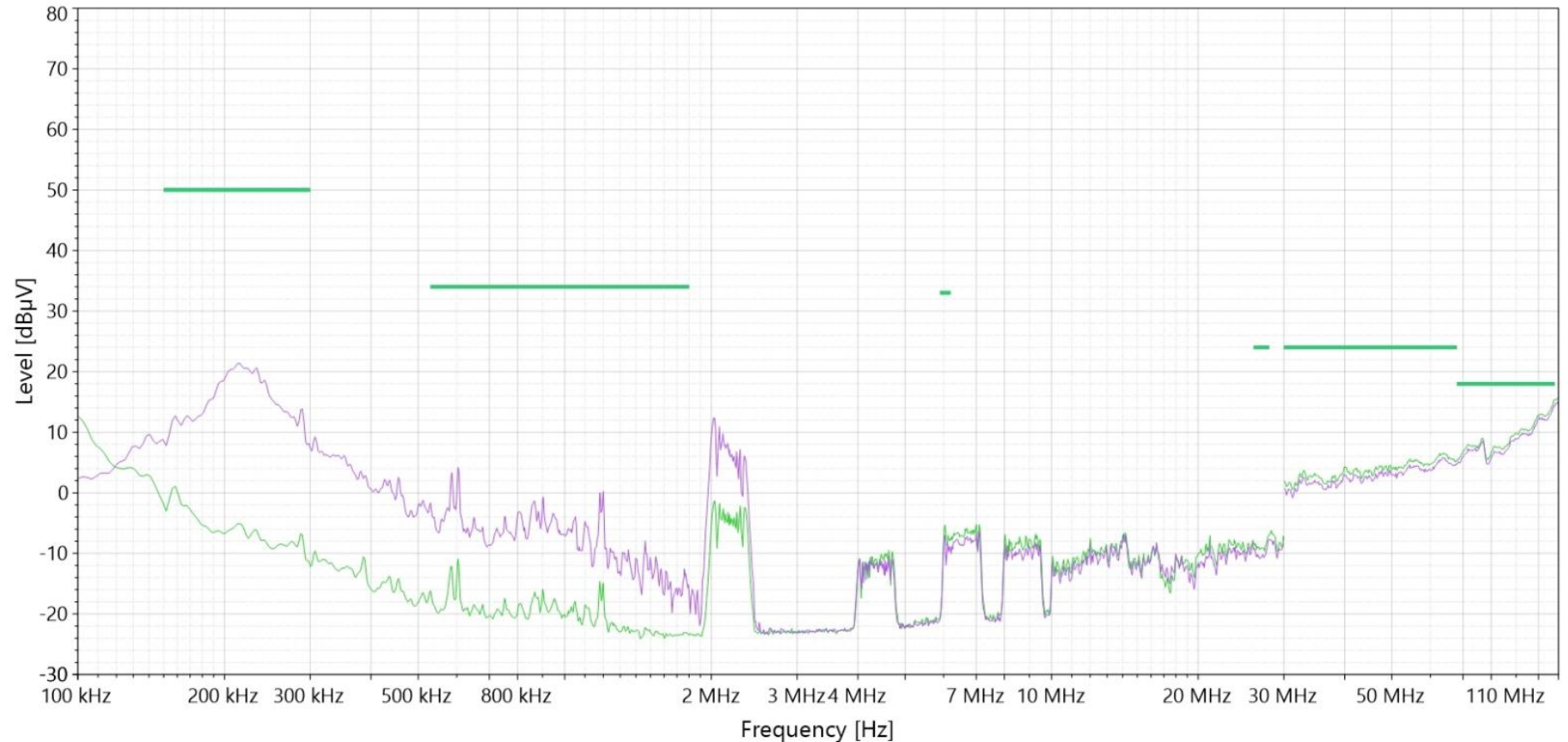


→ 低放射量

(出所: Christian Kueck)

# 追加計測: フィルタをインダクタからフェライトに変えた場合

## CISPR25 クラス5: CE 平均値計測



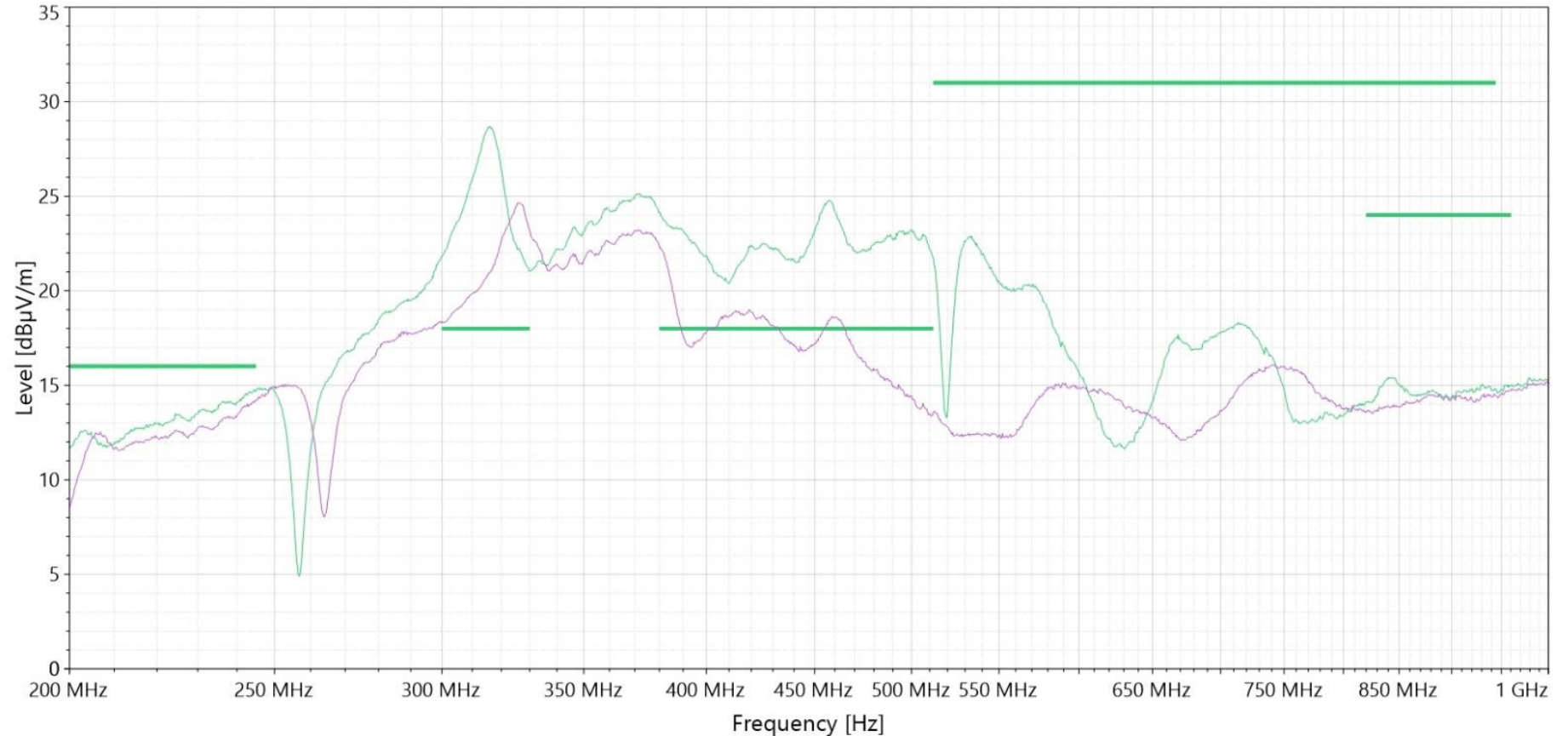
TB15: 1μHインダクタを使用したL2

TB15: フェライトビーズを使用したL2

フェライトビーズは基本周波数においてより少ない減衰となるが、これはFM帯においても同様である。

# 追加計測:フィルタをインダクタからフェライトに変えた場合

## CISPR25 クラス5: RE ログ平均値計測 (垂直方向)



TB15: 1uHインダクタを使用したL2

TB15: フェライトビーズを使用したL2

フェライトビーズはすべての周波数帯において放射的EMIを改善する。

- 紹介した数多くの**EMC**に対する提案が、すべての設計に対して有効であるわけではありません。実際にはいくつかの影響要素があります (**PCB**のサイズ、負荷タイプ、ハーネスなど)。
- 設計が正しく行われているかどうか確かめる方法は、開発の早い段階でテストを行うことです。
- 対称型入力コンデンサを選択する、**100nF**コンデンサを足す、適切なインダクタを選択するなど、代表的な**EMC**のグッドプラクティスからスタートしましょう。
- 初期設計をテストし、何が弱点なのか見極めましょう。特定の周波数での問題を解決するプランを練りましょう。
- 改善案を実行し、システムが正しく動作しているか何度もテストしましょう。